

Universidade do Minho



Laboratórios Integrados II

Conversor luz - frequência integrado num chip CMOS

Engenharia Biomédica

2005/2006

Introdução

A tecnologia CMOS é, actualmente, a mais utilizada no fabrico de electrónica. Esta tecnologia ganhou popularidade devido ao seu baixo consumo de energia, à disponibilidade de integrar num *chip* ambos os transístores NMOS e PMOS e à área de silício necessária para um transístor ser normalmente menor, quando comparada, por exemplo, com a de um transístor bipolar equivalente. O pequeno tamanho dos transístores favorece a integração a uma taxa muito elevada (VLSI - *Very Large Scale Integration*), na qual, actualmente, podem encontrar-se no fabrico de circuitos digitais cerca de 14 milhões de transístores por centímetro quadrado (caso das memórias comercializadas pela INTEL). Os circuitos analógicos em tecnologia CMOS têm tido uma incrível importância e desenvolvimento ao longo dos anos. Actualmente consegue-se integrar desde simples chaves a circuitos extremamente complexos num único *chip*. Mais ainda, esta tecnologia pode comportar várias estruturas fotossensíveis, nomeadamente fotodetectores. Com base nos pressupostos descritos a tecnologia CMOS parece ser a escolha mais apropriada para o fabrico dos fotodetectores integrados com a electrónica de leitura.

Objectivos

Pretende-se converter um sinal analógico vindo de um fotodetector num sinal digital para posterior aquisição e tratamento de dados num computador. Os fotodetectores produzem uma corrente eléctrica proporcional à intensidade da luz por eles absorvida. Pretende-se assim, implementar um conversor luz-frequência que, a partir da corrente dos fotodetectores, produza um trem de impulsos com uma frequência proporcional a essa fotocorrente. A Figura 1 ilustra o princípio de funcionamento do conversor.

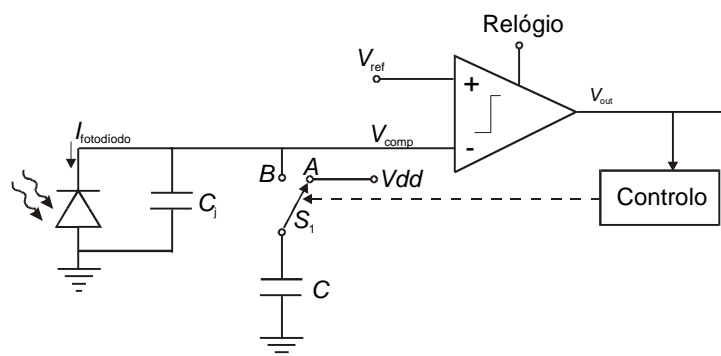


Figura 1: Diagrama de blocos do conversor luz – frequência.

Princípio de operação:

Com a tensão V_{comp} menor que a tensão V_{ref} a tensão de saída do comparador V_{out} , encontra-se num nível lógico alto. Após a sincronização com um impulso de relógio a chave S_1 é comutada para a posição A o que força o condensador C a ser carregado com a tensão V_{dd} durante um período de relógio. Passado este tempo, liga-se a chave S_1 na posição B , pelo que a tensão de saída do comparador comuta para o nível lógico baixo ($V_{\text{dd}} > V_{\text{ref}}$). A fotocorrente descarrega então o condensador C até que o comparador detecte que a tensão V_{comp} é menor que a tensão V_{ref} , altura em que V_{out} regressa ao nível lógico alto (ver Figura 2). O processo repete-se e a frequência do trem de impulsos gerado é função da variação da carga do condensador ΔQ , que por sua vez depende da corrente do fotodíodo $I_{\text{fotodíodo}}$, sendo definida por,

$$f_{\text{trem de impulsos}} = \frac{I_{\text{fotodíodo}}}{\Delta Q} \quad (0.1)$$

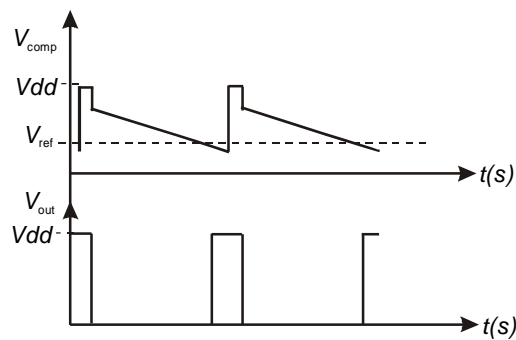


Figura 2: Formas de onda da tensão na entrada e na saída do comparador.

Normalmente, para o correcto processamento da informação de um fotosensor, é necessário o processamento de informação proveniente de mais do que um fotodetector. Considere-se a aplicação na qual se pretende medir a concentração de proteínas em determinados fluidos biológicos. Neste caso são necessários 4 fotodetectores: um para a obtenção da linha de base ou referência; outro para a obtenção do sinal a medir; outro para a calibração da proteína a medir e outro para eliminar os ruídos dos próprios fotodetectores. Existem assim 4 canais ópticos. Na Figura 3 apresenta-se o diagrama de blocos do conversor luz – frequência para os quatro canais ópticos. O fotodíodo 1 mede a intensidade de luz que passa através do reagente (referência). O fotodíodo 2 mede a intensidade da luz que passa através do fluido em análise. O fotodíodo 3 fornece o valor da corrente de fuga. O valor da corrente de fuga pode ser subtraído ao valor das correntes dos fotodíodos de forma a desprezar esta fonte de ruído. O fotodíodo 4 mede a intensidade de luz que passa através de um calibrador de concentração conhecida.

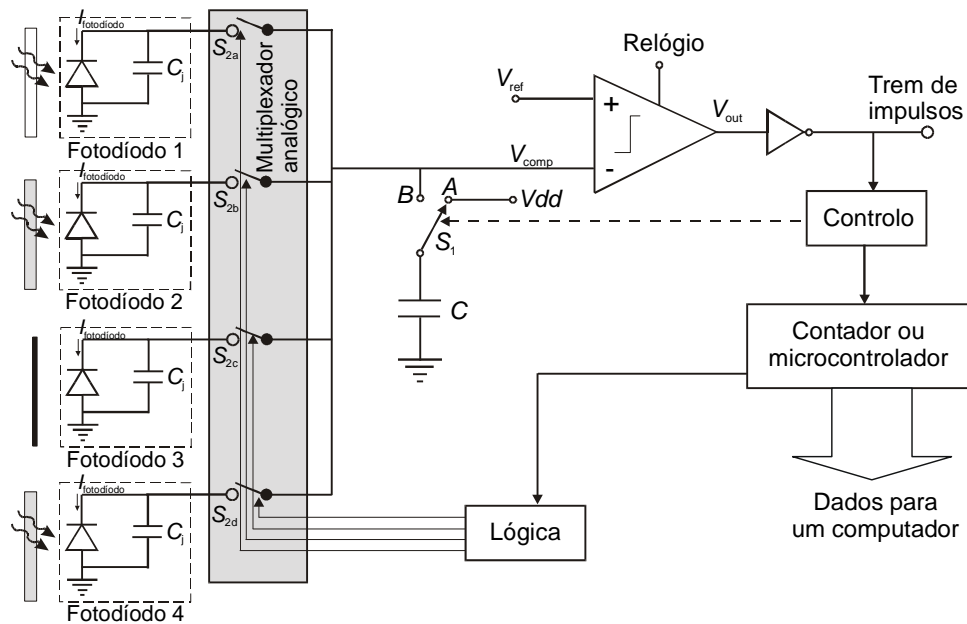


Figura 3: Esquema do conversor luz - frequência para os quatro canais ópticos.

O multiplexador analógico selecciona qual o fotodiodo a medir, através das chaves S_{2a} - S_{2d} . Para o comparador, a melhor opção foi um comparador com relógio de duas fases de elevada velocidade, com baixo *offset* e com um estágio de entrada *rail-to-rail*. O relógio de duas fases sem sobreposição é comum ao comparador e à chave analógica S_1 . É possível utilizar um contador digital que conta os impulsos de saída do comparador durante um período de tempo fixo, produzindo assim os valores digitais correspondentes às intensidades das fotocorrentes. Em alternativa, pode ser utilizado um microcontrolador que para além de substituir o contador permitiria gerar toda a lógica de controlo e executar cálculos adicionais.

Procedimentos:

Os esquemas detalhados do conversor luz – frequência encontram-se nas Figuras 4, 5 e 6. A corrente de polarização do comparador, I_{bias} , é de $10 \mu A$. Pretende-se que projecte o circuito (incluindo os vários blocos) e o simule de modo a obter o gráfico **frequência = f (corrente de um dos fotodetectores)**. A corrente lida pelos fotodetectores é implementada através do modelo equivalente do fotodiodo (diodo + condensador + fonte de corrente, componentes da biblioteca spice). Para os NMOS e PMOS devem utilizar os modelos da file *ptyn.md* e *ptyp.md*, respectivamente. O *multiplexer* tem que ser um *multiplexer* analógico implementado com *transmission gates* (nas fotocópias do livro explica a implementação deste tipo de *multiplexers*). Aconselha-se a simulação de cada bloco separadamente.

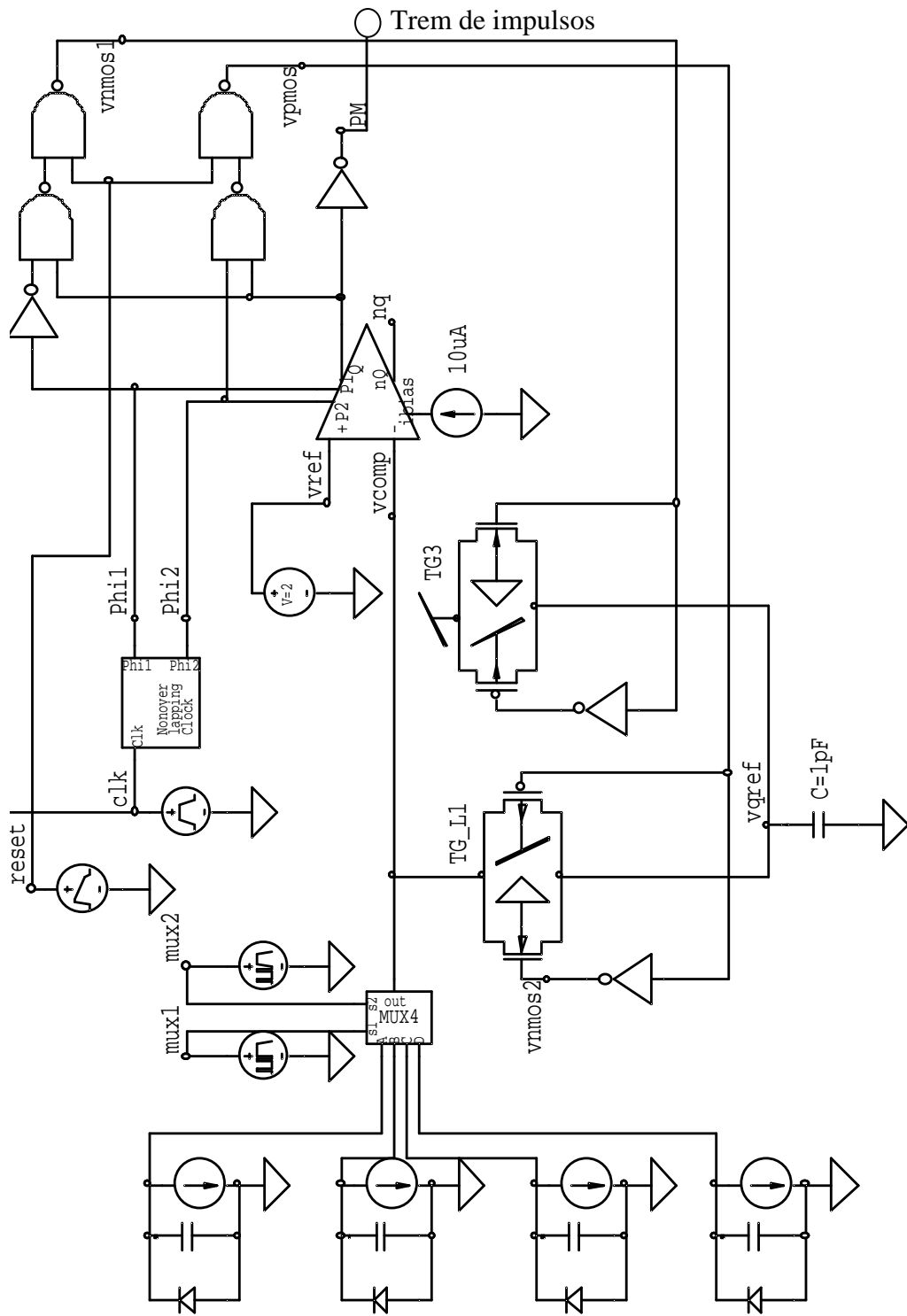


Figura 4: Esquema detalhado do conversor luz - frequência.

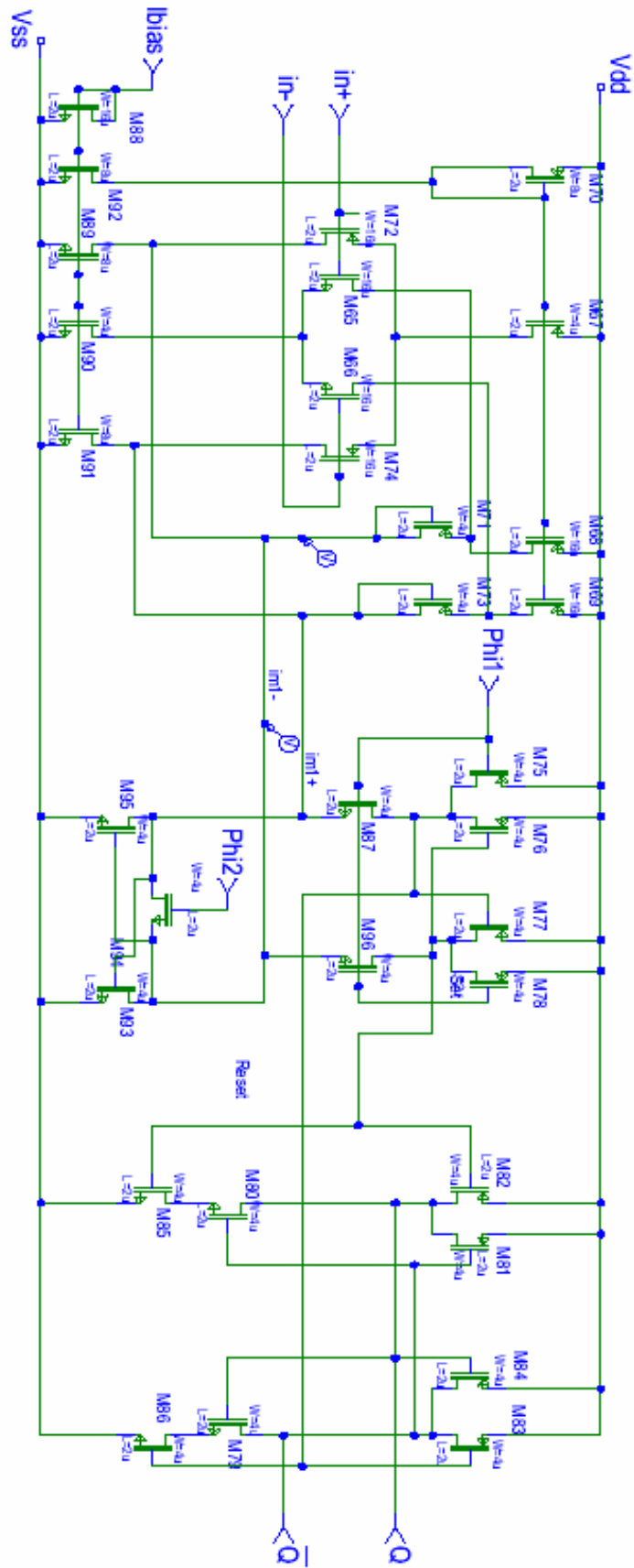


Figura 5: Esquema detalhado do comparador.

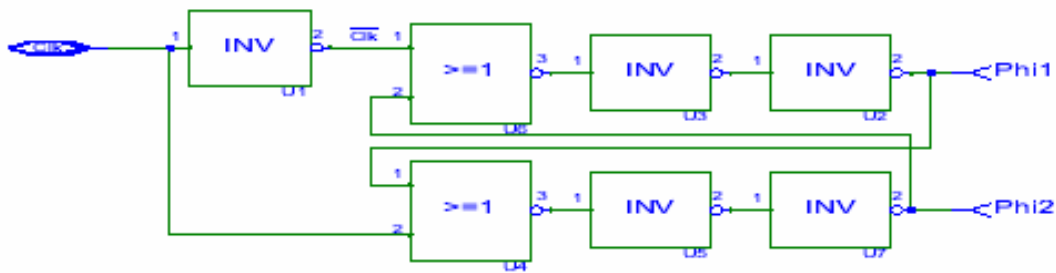


Figura 6: Esquema detalhado do bloco *non-overlapping clock*.

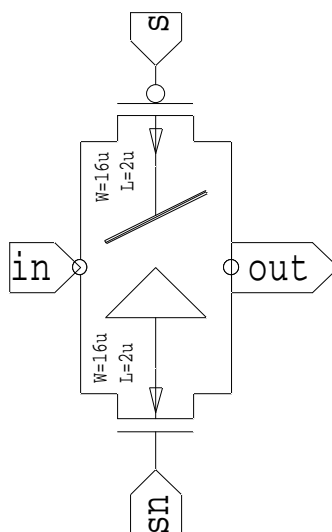


Figura 7: Esquema detalhado da *transmission gate* utilizada nos *multiplexers*.

Bibliografia

Apontamentos fornecidos nas aulas de microelectrónica II.

1.CMOS, circuit design, layout, and simulation, R. J. Baker, H. W. Li, D. E. Boyce, IEEE PRESS SERIES in Microelectronics Systems, ISBN-0-7803-3416-7, 1998, USA.

2.Analysis and design of analog integrated circuits, P.R. Gray, R. G. Meyer, 3rd edition, John Wiley & Sons, Inc., ISBN-0-471-57495-3, 1993, USA.

3.Digital integrated circuits: a design perspective, J. Rabaey, Prentice-Hall, 1996